HDディジタル信号やSDディジタル信号を解析・表示できるビデオ波形モニタ

## WFM7100型

米国Tektronix社は，HD（high definition）ディジタル信号やSD（standard definition）ディジタル信号，コンポジット信号に対応したビデオ波形モニタ「WFM 7100型」を発売した．個々に独立設定できる四つの画面をもち，ディジタル・ビデオ信号のモニタ表示や，ベクトル・スコープ表示，アイ・パターン表示を行える．さらに，タイミング・ジッタやアラインメント・ジッタ，SDI（serial digital video interface）信号を解析・表示する機能を備えている．なお，本機の機能の多くはオプションとして提供されており，ユーザが実際に運用している現場において，必要に応じてアップグレードできる．同社では，放送機器メーカや放送プロダクション，通信ネットワーク事業者の利用を見込んでいる．

1フレーム分のビデオ信号をキャプチャして，ライブ・データとキャプチャ済みのデータの比較や詳細解析を行える．キャプチャのタイミングはエラー発生時またはユーザの指示による．

本波形モニタは，20パターンのユーザ設定を記憶できる．設定値はフロント・パネルのUSBポートに接続したUSBメモリ，あるいはネットワークを介してつながったパソコンなどに保存できる．パネルのサイズはXGA（1024×768ピクセル）で，タッチ・スクリーン制御に対応する．

アナログ・オーディオ信号またはディジタル・オーディオ信号のレベルやエラー状態を検出・表示する機能も用意する．




**写真1**
**WFM7100型の外観**

**■価格**
**1,297,800円から**
**■連絡先**
**日本テクトロニクス株式会社**
**TEL 03-6714-3010**
**http://www.tektronix.co.jp/**

NEWS

## 名古屋大学とトヨタ自動車が車載情報機器向けOSを共同開発

名古屋大学は，大学院 情報科学研究科の組織として「附属組込みシステム研究センター」を2006年4月1日付けで設立した．組み込みソフトウェア開発の現場では，コード量の増大や実装形態の多様化に加えて，コストや開発期間の削減などが要求されている．その一方で，組み込みソフトウェア開発者の不足や大学の研究テーマと産業界が求める技術の間の隔たりなどが問題となっている．「大学が持つ技術シーズが産業界で実用化されるのを促進することと，組み込みソフトウェア技術者の育成などがセンター設立の目的」（同センター長を務める名古屋大学 大学院情報科学研究科 教授の高田広章氏）．

同センターはプロジェクトごとに外部資金や人材を集め，研究開発を行う．最初のプロジェクトとして，トヨタ自動車と共同で車載情報機器向けOS，および同OSと制御系OS，マルチプロセッサの間の連携機能を開発する．ナビゲーション機能や地図情報，道路交通情報などの情報系システムと組み合わせることで，例えば道路法規に応じた速度制御なども可能になるという．

この車載情報機器向けOSのプロジェクトの開発費用は基本的にトヨタ自動車が負担する．同OSはUNIXをベースとして独自に開発し，制御系OSにはトヨタ自動車が開発したものを利用するもよう．4年後の実用化を目ざす．また，成果物の一部は，JasPar（Japan Automotive Software Platform and Architecture）を通じて一般公開していくという．

今後は，自動車制御システム向けソフトウェア・プラットホームに関するプロジェクトなどを立ち上げる予定．また，同センターはプロジェクト参加の研究者や技術者を広く募っていく．



**写真1**
**附属組込みシステム研究センターのセンター長を務める名古屋大学大学院 情報科学研究科教授の高田広章氏**

**● 名古屋大学 組込みシステム研究センター（開設準備情報）のホームページ**
**http://www.ertl.jp/NCES/**
**● トヨタ自動車のホームページ**
**http://toyota.jp/**

## 0.45ドルと安価なフラッシュ搭載8ビット・マイコン
# ST7FLITEUS

STMicroelectronics社は，8ビット・マイコン「ST7FLITEUS」シリーズを発売した．外形が4.5mm×3.5mm×0.9mmと小型(8ピンのDFNパッケージ)で，1万個購入時の単価が0.45ドルからと安い．同社では，セキュリティ機器や照明器具，電力制御機器，小型家電，モータ制御機器などでの利用を見込んでいる．

1Kバイトのフラッシュ・メモリや128バイトのRAM，5チャネルの10ビットA-Dコンバータ，動作周波数が最大8MHzの*RC*発振回路を搭載する．また，PWM出力も可能な12ビットのオート・リロード・タイマや8ビットのタイマなどを内蔵する．8ビットのタイマは，ウォッチドッグ，プリスケーラ，インプット・キャプチャなどの機能を装備する．さらに，11の割り込みベクタや5本の外部割り込みを持つ．

I/O端子は最大6本で，それぞれを汎用入出力や電流出力，データ・バスなどに設定できる．命令セットとして63の基本命令を持つ．また，17のアドレッシング・モードや8ビット×8ビットの乗算命令などを備えている．さらに，Halt，Auto Wake-up from Halt，Active Halt，Wait，Slowといった5種類の低消費電力モードを持つ．

電源電圧は2.4V～3.3V(4MHz動作時)，3.3V～5.5V(8MHz動作時)，動作温度範囲は－40℃～＋85℃である．8ピンのDIP，SO，DFNまたは16ピンのDIPに封止する．

**■価格**
**0.45ドルから(10,000個購入時の単価)**
**■連絡先**
**STマイクロエレクトロニクス**
**TEL 03-5783-8250**
**http://www.st-japan.co.jp/**

## サンプル・レートが250Mサンプル/sと高い12ビットA-Dコンバータ
# AD9230

米国Analog Devices社は，サンプル・レートが250Mサンプル/sと高いA-Dコンバータ「AD9230」を発売した．分解能は12ビット．サンプル・レートが250M，210M，170Mサンプル/sの3品種を用意する．同社では，広い帯域が必要となる無線通信機器や有線通信機器，ケーブル・リバース・パス，通信試験装置，レーダと衛星のサブシステム，パワー・アンプなどでの利用を見込んでいる．

オンチップ・リファレンス電圧やトラック・アンド・ホールド(track and hold)機能，LVDS出力モード(ANSI 644およびIEEE 1596.3)，パラレル出力数を半分にするDDR(double data rate)モードを備える．例えば，DDRとLVDS出力モード(IEEE 1596.3)を組み合わせると，消費電力は385mWに低減される．

入力周波数が70MHzのときの*SN*比は65.5dB，SINADは65dB．入力周波数が240MHzのときのENOB(effective number of bits)は10.2ビット，第2次および第3次高調波ひずみは－75dBc．DNLは±0.3LSB，INLは±0.5LSB，アナログ回路の信号帯域は900MHzである．

電源電圧は1.8V，入力電圧範囲は差動の1.25V，消費電力は425mWである．外形寸法が8mm×8mm×1mmの，56ピンLFCSPパッケージに封止する．

**■価格**
**59ドル(250Mサンプル/s品，1,000個購入時の単価)**
**■連絡先**
**アナログ・デバイセズ株式会社**
**techsupport.japan@analog.com**
**http://www.analog.com/jp/**

## 電力変換効率が最大96％と高いバッテリ駆動機器向け昇降圧DC-DCコンバータ
# TPS63000

米国Texas Instruments社は，昇降圧DC-DCコンバータ「TPS63000」を発売した．入力電圧範囲は1.8～5.5V．入力電圧が3.7Vのときの電力変換効率は最大96％．出力電圧は1.2～5.5Vの間で可変だが，3.3V固定(TPS63001)，5.0V固定(TPS63002)の製品も用意する．ハード・ディスク装置を搭載した携帯型メディア・プレーヤや3Gスマートホンなど，おもにリチウム・イオン電池やアルカリ電池などのバッテリで駆動する携帯機器での利用を見込んでいる．

本DC-DCコンバータは，1個のインダクタと2個のセラミック・コンデンサを外付けして利用する．インダクタに流れる電流を一定値に保つようにチップ内部の昇圧側FETと降圧側FETを制御することで，所望の出力電圧を得る．このとき，昇圧側と降圧側のFETは交互にONするように制御している．従来の昇降圧DC-DCコンバータの多くは，入力電圧の値が出力電圧付近になると昇圧側FETと降圧側FETが同時に動作する．そのためスイッチ損失が大きくなり，電力変換効率も90％近くまで低下していた．

本DC-DCコンバータの出力電流は，降圧時が最大1200mA，昇圧時が最大800mA(いずれも出力電圧は3.3V)．待機時の消費電流は最大50μA．パッケージは，外形寸法が3mm×3mmの10ピンQFN．

**■価格**
**2.75ドル(1,000個購入時の単価)**
**■連絡先**
**日本テキサス・インスツルメンツ株式会社**
**http://www.tij.co.jp/pic/**

## 高インピーダンス・ソースとの接続を容易にするCMOS OPアンプ
# LM6211

米国National Semiconductor社は，入力バイアス電流が0.5pAと小さいOPアンプ「LM6211」を発売した．入力バイアス電流が小さいので出力インピーダンスが高いデバイスと接続しやすい．また，入力容量が5.5pFと低いため，大きな抵抗とともに使用でき，安定性を損なわずにゲインを高められる．入力周波数が10kHzのときの入力電圧ノイズは5.5nV/$\sqrt{Hz}$，入力電流ノイズは10fA/$\sqrt{Hz}$と低い．同社ではトランス・インピーダンス・アンプや，後段で高い信号ゲインが必要なセンサ，高い信号忠実度を求められるワイヤレス機器，広い帯域幅が必要なPLLシンセサイザなどでの利用を見込んでいる．

24V動作時のオフセット電圧は0.25mV，CMRR（common mode rejection ratio）は105dB，PSRR（power supply rejection ratio）は98dB．また，CMVR（common mode voltage range）は21.5V，GBW（gain band width）は20MHz，スルー・レートは5.6V/μs．1kHz信号時の総高調波ひずみは0.01％，1/$f$コーナ周波数は400Hz，消費電流は1.05mA，動作温度範囲は－40℃～＋125℃である．許容電流25mAの出力短絡保護機能を備える．

電源電圧は5V～24Vで，レール・ツー・レールの振幅出力を持つ．5ピンのSOT-23パッケージに封止する．

**■価格**
**150円（1,000個購入時の単価）**
**■連絡先**
**ナショナル セミコンダクター ジャパン株式会社**
**TEL 03-5639-7300**
**jpn.feedback@nsc.com**
**http://www.national.com/JPN/**

## ANSI Cソフトウェア・コードからハード・ワイヤード論理のアクセラレータ回路を生成する合成ツール
# Nios Ⅱ C-to-Hardware アクセラレーション・コンパイラ

米国Altera社は，ANSI C準拠のソフトウェア・コードから，ハード・ワイヤード論理のアクセラレータ回路を生成する回路合成ツール「Nios II C-to-Hardware アクセラレーション・コンパイラ（Nios II C2H コンパイラ）」を発売した．生成された回路は，同社のソフト・マクロCPUであるNios IIと組み合わせて使う．

Nios II C2H コンパイラは，C言語のソフトウェア・コードのうち，ユーザが指定したファンクション（サブルーチン）をRTL（register transfer level）の回路（VHDLまたはVerilog HDL）に変換するツールである．例えば，加算は加算回路に，ループはステート・マシンに置き換える．

ソース・コードは，ANSI C規格のほとんどをサポートするという．ユーザは，ソース・コードを書き換えることなく，アクセラレータ回路を生成できる．ただし，ガイドラインで示された推奨コーディング・スタイルに従わないと，性能が低下する可能性がある．なお，最初の製品では，浮動小数点演算や再帰，`goto`文には対応していない．

アクセラレータ回路は，開発ツールSOPC Builderのコンポートとして生成される．Nios IIとソフトウェアで処理される場合と比べて，性能が10～45倍向上するという．

**■価格**
**2,995ドル（永久ライセンス，1年間の保守料金を含む）**
**1,495ドル（1年間の保守料金）**
**■連絡先**
**日本アルテラ株式会社**
**TEL 03-3340-9480**
**http://www.altera.co.jp/**

## SystemCモデルをベースとする組み込みソフトウェア開発環境
# CoWare Virtual Platform ファミリ

米国CoWare社は，SystemCモデルをベースとする組み込みソフトウェア開発環境「CoWare Virtual Platformファミリ」を発売した．本ファミリは，GUIを利用するモデル作成ツールやSystemCシミュレータ/デバッガ，EclipseによりSystemC統合環境などを含む「CoWare Virtual Platform Designer」と，同ツールによって生成される組み込みソフトウェア開発環境「CoWare Virtual Platform」から構成される．前者はおもにシステムLSI開発部門向け，後者は組み込みソフトウェア開発部門向けである．

システムLSIの開発において作成されたSystemCのCPUモデルやオンチップ・バス・モデル，周辺回路モデル，入出力インターフェース・モデルをそのまま組み込みソフトウェア開発環境として利用する．実際のチップ（ES：engineering sample）ができ上がる前に組み込みソフトウェアの開発を始められる．

デバッグ時などのソフトウェアの実行速度を低下させないため，抽象度の高いトランザクション・レベルのSystemCモデルを組み込んでいる．例えば，複数のCPUコア（マルチコア）を内蔵するシステムLSIの場合でも，ソフトウェアの実行速度はそれほど低下しないという．

**■価格**
**100万円程度（Virtual Platform）**
**1000万円～1億円（Virtual Platform Designer）**
**■連絡先**
**コーウェア株式会社**
**TEL 03-5768-6982**
**mktg_japan@coware.com**
**http://www.coware.co.jp/**